

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 63-249284

(43)Date of publication of application : 17.10.1988

---

(51)Int.Cl. G06K 17/00

G11C 17/00

---

(21)Application number : 62-084269 (71)Applicant : OMRON TATEISI  
ELECTRONICS CO

(22)Date of filing : 06.04.1987 (72)Inventor : MATSUI KENJI  
UCHIDA YASUO

OKAMOTO YOICHIRO

---

#### (54) WRITE CONTROL SYSTEM FOR ID SYSTEM

(57)Abstract:

PURPOSE: To prevent erroneous write by preliminarily detecting presence/absence of voltage abnormality in a data carrier to store this detection data and preventing execution of the write processing to output a write response indicating the voltage abnormality in the case of an abnormal voltage.

CONSTITUTION: When a data carrier 4 is approximated to a read/write head 3 and power is supplied, it is checked by a power discriminating means whether the supply voltage is normal or not, and the check result is stored as a status signal in a status storage means. When a write command is inputted to an ID controller 2 from, for example, a higher controller 1, the ID controller 2 immediately sends the write command to the memory of the data carrier 4 and checks the status signal sent from the data carrier 4 before the write processing.

If the status signal indicates the voltage abnormality, the write response indicating that the supply voltage is abnormal is outputted to the higher controller

2 without performing the write processing. Thus, the write processing is performed only when the voltage is normal.

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開昭63-249284

(13) 公開日 昭和63年(1988)10月17日

(51) Int. Cl.<sup>5</sup>

識別記号

F I

G 06 K 17/00

G 11 C 17/00

309

審査請求 有 請求項の数 1 (全 6 頁) (8)

(21) 出願番号 特願昭62-84269

(22) 出願日 昭和62年(1987)4月6日

(71) 出願人 000000294

オムロン株式会社

京都

(72) 発明者 松井 健次

\*

(72) 発明者 内田 保男

\*

(72) 発明者 岡本 洋一郎

\*

(54) 【発明の名称】 ID システムの書き込み制御方式

(57) 【要約】

【目的】 書込み処理の際、書込みが可能であるか否かの電圧チェックをなし、電圧が正常な場合にのみ、書き込み処理を行う ID システムの書き込み制御方式を提供する

【効果】 電圧異常が存在する時に、これを無視して、書き込み処理がなされることがない、従ってデータの読／書きに信頼性のある ID システムを実現できる

【産業上の利用分野】 データキャリアとして E E ・ P R O M を含む素子を用いる ID システムの書き込み制御方式に関する

**【特許請求の範囲】**

請求の範囲テキストはありません。

**【発明の詳細な説明】**

詳細な説明テキストはありません。

**【図面の簡単な説明】**

図面の簡単な説明テキストはありません。

(19) 日本国特許庁 (JP)

(21) 特許出願公開

## (22) 公開特許公報 (A)

昭63-249284

(5) Int.Cl.<sup>4</sup>

G 06 K 17/00

G 11 C 17/00

識別記号

3 0 9

府内整理番号

B-6711-5B  
D-6711-5B  
D-7341-5B

(4) 公開 昭和63年(1988)10月17日

審査請求 未請求 発明の数 1 (全6頁)

(24) 発明の名称 IDシステムの書き込み制御方式

(22) 特願 昭62-84269

(22) 出願 昭62(1987)4月6日

(22) 発明者 松井 健次 京都府京都市右京区花園土堂町10番地 立石電機株式会社  
内

(22) 発明者 内田 保男 京都府京都市右京区花園土堂町10番地 立石電機株式会社  
内

(22) 発明者 岡本 洋一郎 京都府京都市右京区花園土堂町10番地 立石電機株式会社  
内

(22) 出願人 立石電機株式会社 京都府京都市右京区花園土堂町10番地

(22) 代理人 弁理士 中村 茂信

## 明細書

## 1. 発明の名称

IDシステムの書き込み制御方式

## 2. 特許請求の範囲

(1) コントローラよりデータキャリアのメモリにデータを書き込み、あるいはデータキャリアのメモリからデータをコントローラ側に読出すIDシステムの書き込み制御方式であって、

前記データキャリアに、電源電圧が正常か否かを判別する電源正否判別手段と、この電源電圧の正否をステータス信号として記憶するステータス記憶手段とを備えておき、前記コントローラ側にライトコマンドが発生すると、コントローラは、前記データキャリアから、ステータス信号を受け、このステータス信号によりデータキャリア側の電圧の正否をチェックし、この電圧が正常の場合は、前記データキャリアのメモリに書き込み処理を行ない、電圧が正常でない場合は、書き込み処理を実行せず、電圧異常である旨を示すライトレスポンスを出力するようにしたIDシステムの書き込み制御

方式。

## 3. 発明の詳細な説明

## (イ) 産業上の利用分野

この発明は、データキャリアとしてEEPROMを含む素子を用いるID(物品識別)システムの書き込み制御方式に関する。

## (ロ) 従来の技術

一般に、IDシステムの基本構成は、第2図に示す通りであり、上位コントローラ1、IDコントローラ2、リード・ライトヘッド3及びデータキャリア4とから構成されている。データキャリア4は、EEPROMをメモリとして、さらにその他制御用の論理回路を含む1チップの半導体素子であり、例えばコンベア上を移送されて来る物品や工見等に付せられ、リード・ライトヘッド3に接近すると、このリード・ライトヘッド3に電磁気的に結合され、電源供給を受けると共に、データ授受も行なうようになっている。

リード・ライトヘッド3は、具体的には受/発信部であり、IDコントローラ2は、上位コント

## 特開昭63-249284 (2)

ローラ1より、ライトコマンドを受けると、リード・ライトヘッド3を駆動し、データキャリア4のメモリの指定アドレスにデータを書き込む。また、上位コントローラ1よりリードコマンドを受けると、I Dコントローラ2は、データキャリア4のメモリの指定アドレスよりデータを読み出す。

このI Dシステムの使用されるデータキャリアの電源は、内蔵せず、リード・ライトヘッド3に近づくと、電磁気的に供給される電圧を整流して、電源電圧としている。この電圧は、約4V程度のものである。一方、データキャリア2のEEPROMの読み出し電圧は3V、書き込み電圧は、10数Vである。そのため、書き込み電圧は上記電源電圧を昇圧して使用している。

## (ハ) 発明が解決しようとする問題点

上記のように、データキャリア4のEEPROMは、正常な読み出し、あるいは、書き込みを行うためには、所定以上の電圧が必要である。一方、従来のI Dシステムでは、データキャリアより、信号が帰って来たら無条件に、I Dコントローラ

は、リード・ライトを行っている。しかし書き込み電圧は、10数Vの電圧を要するため、昇圧回路の不具合、またはヘッドへの接近が十分でない等の伝送条件の悪化により、必要十分な電圧が得られずこの条件下で書き込みを強行すると、書き込み不良が発生するという問題があった。

この発明は、上記に鑑み、書き込み処理の際、書き込みが可能であるか否かの電圧チェックをなし、電圧が正常な場合にのみ、書き込み処理を行うI Dシステムの書き込み制御方式を提供することを目的としている。

## (ニ) 問題点を解決するための手段及び作用

この発明のI Dシステムの書き込み制御方式は、コントローラより、データキャリアのメモリにデータを書き込み場合の書き込み制御方式であって、

前記データキャリアに、電源電圧が正常か否かを判別する電源正否判別手段と、この電源電圧の正否をステータス信号として記憶するステータス記憶手段とを備えておき、前記コントローラ側にライトコマンドが発生すると、コントローラは、

前記データキャリアからステータス信号を受け、このステータス信号によりデータキャリア側の電圧の正否をチェックし、この電圧が正常の場合は、前記データキャリアのメモリに書き込み処理を行い、電圧が正常でない場合は、書き込み処理を実行せず、電圧異常である旨を示すライトレスポンスを出力するようにしている。

このI Dシステムの書き込み制御方式では、データキャリアがリード・ライトヘッドに接近して、電源が供給されると電源正否判別手段で電源電圧の正否がチェックされ、その判別結果がステータス信号としてステータス記憶手段に記憶される。例えばデータキャリアの接近が十分でなく、電圧不足の場合には、異常を示す信号が、すでに正常電圧であれば、その旨を示す信号が記憶される。

今、I Dコントローラに例えば上位コントローラより、ライトコマンドが入ると、I Dコントローラは、データキャリアのメモリに対して、直ちにライトコマンドを送って、書き込み処理に移らず、先ずデータキャリアから送られて来るステータス

信号をチェックし、ステータス信号が正常つまりデータキャリアの電源電圧が正常であれば、ここで書き込み処理に移る。チェックの結果、ステータス信号に異常があれば書き込み処理に移ることなくなく、その旨、つまり電源電圧異常である旨を示すライトレスポンスを例えば、上位コントローラに出力する。

## (ホ) 実施例

以下、実施例により、この発明をさらに詳細に説明する。

この発明が実施される、I Dシステムの基本構成は、第2図に示すものと同様であり、I Dコントローラ2は、上位コントローラ1との通信を行うための上位伝送部21、上位コントローラ1からのコマンド(指令)により、データキャリア4に対し、データの書き込み、読み出しの動作を制御するCPU22及びデータキャリア4との通信を行うための変復調部23とから構成されている。

データキャリア4は、第3図に示すように、I Dコントローラ2に接続されるリード・ライトヘ

## 特開昭63-249284(3)

ヘッド3に電磁気的に結合される変復調回路41、変復調回路41よりキャリア信号を復号化する復号化回路42、シリアル入力回路43、入力されるコマンドをデコードするコマンドデコーダ44、データバッファ45、さらにデータを書き込み、記憶し、あるいは読み出す EEPROM46、EEPROM46のデータを出力するためのシリアル出力回路47、符号化回路48、変復調回路41からの信号を整流・平滑する電源回路49、電源回路49の出力電圧 $V_1$ が回路動作電圧 $V_1$ (=3V)を越えたと検出する検出回路I50、電源回路49の出力電圧 $V_1$ がEEPROMの書き込み電圧に対応する電圧 $V_2$ (=4V)を越えたことを検出する検出回路II51、電源電圧の正否を示すステータス信号を記憶するデータスレジスタ52、EEPROM46に読み出しどライブするリード/ドライブ回路53、電源回路49の出力電圧 $V_1$ を10数Vに昇圧する昇圧回路54及び、EEPROM46に書き込みドライブするライト/ドライブ回路55等から構成され

ている。

このデータキャリア4が、リード・ライトヘッド3に接近すると、リード・ライトヘッド3、変復調回路41を介して、データキャリア4側に供給される電圧は、徐々に大きくなり、電源電圧 $V_1$ は、第5図に示すように、上昇していく。そして、この電圧 $V_1$ が3Vに達すると、検出回路I50がこれを検出し、この検出回路I50は、コマンドデコーダ44に擬似コマンドを送り、コマンドデコーダ44は、これに応答して、EEPROM46より、初期情報を読み出す。この初期情報には、データスレジスタ52に記憶されるステータス信号も含まれる。

初期情報は、シリアル出力回路47、符号化回路48、変復調回路41を経てIDコントローラ2側に出力される。初期情報は、第4図に示すように、スタートビット、ステータス信号、プロトコル分類コード、メモリ範囲、種類を示すコードで構成されており、いずれも1バイトずつ割当されている。ここでプロトコル分類は、そのデータキ

ャリアの採用する通信プロトコルの種別を示すものであり、メモリ範囲は、アドレス及びメモリ容量が示され、種類は、例えばリード・オンリ、リード/ライト、等が示される。

ステータス信号は、この発明にとって重要であり、8ビットのうち、ここでは、次に示す5種のもので構成されている。

- ①コマンド受信時の正常・異常の信号
- ②バリティエラー
- ③EEPROM BUSY(書き込み中の信号)
- ④メモリ容量外アドレッシング(存在しないア
- ドレスの受信データが来たときに返送)
- ⑤EEPROMへの書き込み電圧が正常かどうかの判別信号。

検出回路I50が電源電圧 $V_1$ が3Vに達したことを検出したことに応答して、データスレジスタ52に、上記5種のステータス信号( $S_1$ 、 $S_2$ 、…、 $S_5$ )が記憶される。書き込み電圧の正否を示すステータス信号 $S_2$ を例にとると、検出回路II52の出力が入力される。正常に電源電圧

$V_1$ が得られると、検出回路I50が3Vを検出した直後に、検出回路II51が4Vを検出することになり、データスレジスタ52の $S_2$ として“1”が記憶される。この場合電源電圧 $V_1$ が4Vを越えることにより、それが昇圧され、十分な書き込み電圧として、ライト/ドライブ回路55に与えられる。

一方、電源電圧 $V_1$ 異常で、3Vに達した後、直ちに4Vに達しない場合には、データスレジスタ52の $S_2$ として、電源電圧異常を示す“0”が記憶される。

次に、第1回、第1回を参照して、上記実施例1Dシステムにおいて、上位コントローラ1よりライトコマンドが入力される場合の動作について説明する。このライトコマンドは、データキャリア4に対し、このコマンドに付せられたアドレスにデータを書き込むことを指示する命令である。上位コントローラ1よりライトコマンドが発せられ(ステップS1)、IDコントローラ2では、このライトコマンドを受信し、ステップ

## 特開昭63-249284 (4)

S T 2 の判定が YES となり、ここで I D コントローラ 2 は、先ず、リード・ライトヘッド 3 のヘッド駆動信号をオフし、データキャリア 4 への電源を一旦オフし、同時に、データキャリア検出フラグをリセットし（ステップ S T 4）、その後、再度、リード・ライトヘッド 3 の駆動信号をオンする（ステップ S T 5）。このリード・ライトヘッド 3 の再駆動により、すでにリード・ライトヘッド 3 の領域内にデータキャリア 4 が存在し、あるいは、領域内に到来すると、データキャリア 4 より、第 4 図に示す初期情報が出力される。それゆえ、I D コントローラ 2 では、その初期情報のステータスビットを確認し、（ステップ S T 6）、次に、ステータス信号を読込む（ステップ S T 7）と共に、検出フラグを 1 にしておく（ステップ S T 8）。続いて、ステータス信号中の電圧フラグが 1 か否か判別する（ステップ S T 9）。送られて来た電圧フラグが 1 であると、データキャリア 4 は、正常電源電圧であることを意味する。それゆえ、この場合は、正しい書き込みが可能であり、

検出フラグが “1” であることを確認した（ステップ S T 10）後、続いて初期情報中のプロトコル識別情報を C P U 2 1 のバッファにセーブし、（ステップ S T 11）、その識別情報が何れかのプロトコル種別に属するかを選択し（ステップ S T 12）、以後、選択されたプロトコルにより、データキャリア 4 との通信を行うことになる。

ステップ S T 13 では、データキャリア 4 の採用するプロトコルがコントローラ 2 の保有する種別テーブル内に、有か否か判定され、プロトコル有の場合には、ステップ S T 14 で、I D コントローラ 2 は、ライトコマンドをデータキャリア 4 に送信し、データキャリア 4 は、このライトコマンドに対して所定の書き込みを行い、ライトレスポンズを I D コントローラ 2 に返送する（ステップ S T 15）。一方、プロトコルが存在しない場合、つまりデータキャリア 4 の識別情報がテーブルメモリ内に存在しないプロトコルの場合には、ステップ S T 13 の判定が NO となり、その旨を示すライトレスポンズを上位コントローラ 1 に返送す

ることとなる。（ステップ S T 16）。また、正常なライトレスポンズに応答した場合でも、その旨を示すライトレスポンズを上位コントローラ 1 側に返送する。

ステップ S T 9 で、電圧フラグをチェックした結果 “0” の場合、データキャリア 4 の電源電圧が正常でないことを意味し、この場合は、ステップ S T 9 の「電圧フラグ = 1 か」の判定 NO で、ステップ S T 16 に移り、何らデータキャリア 4 に対し、書き込み処理を行うことなく、データキャリアの電源異常である旨を付したライトレスポンズを上位コントローラ 1 に送る。

## （へ）発明の効果

この発明によれば、データキャリア内で予じめ電圧異常の有無を検出して、その検出データを記憶しておく、I D コントローラから、データキャリアのメモリにデータを書込もうとする際に、データキャリアからの電圧異常の有無を示すステータス信号をチェックし、電圧異常がある場合に、書き込み処理を実行し、電圧異常がない場合は、書

込み処理を行うことなく、その旨を示すライトレスポンズを出力するものであるから、電圧異常が存在する時に、これを無視して、書き込み処理がなされることなく、従って、誤った書き込みが回避できる。従ってデータの読／書きに信頼性のある I D システムを実現できる。

## 4. 図面の簡単な説明

第 1 図(a)、第 1 図(b)は、この発明の一実施例 I D システムにおいて、ライトコマンドが入力された場合の動作を説明するためのフロー図、第 2 図は、この発明が実施される I D システムの基本構成を示すブロック図、第 3 図は、同 I D システムのデータキャリアの内部構成を示すブロック図、第 4 図は、同データキャリアより、電源オン時に出力される初期情報のフォーマットを示す図、第 5 図は、データキャリアの電源オンの動作を説明するための電源電圧 V<sub>B</sub> の時間変化特性例を示す図である。

2 : I D コントローラ、

4 : データキャリア、 2 2 : C P U,

## 特開昭63-249284(5)

46: EEPROM

52: 検出回路I, 51: 検出回路II,

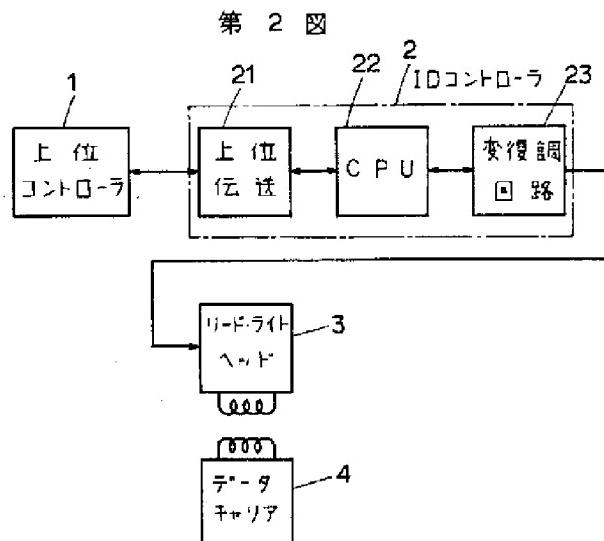
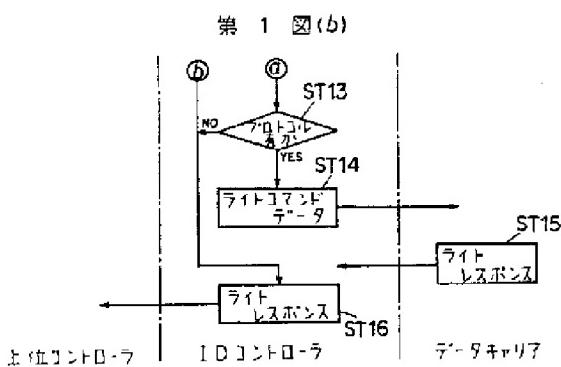
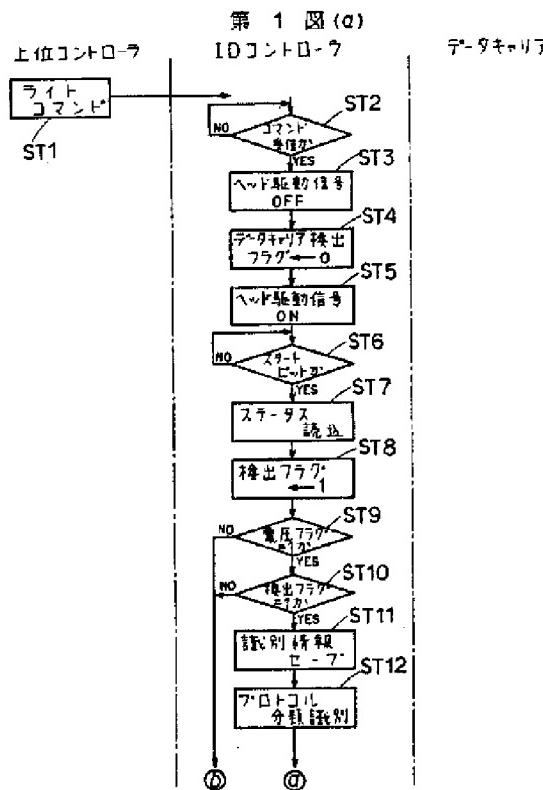
52: ステータスレジスタ。

特許出願人

立石電機株式会社

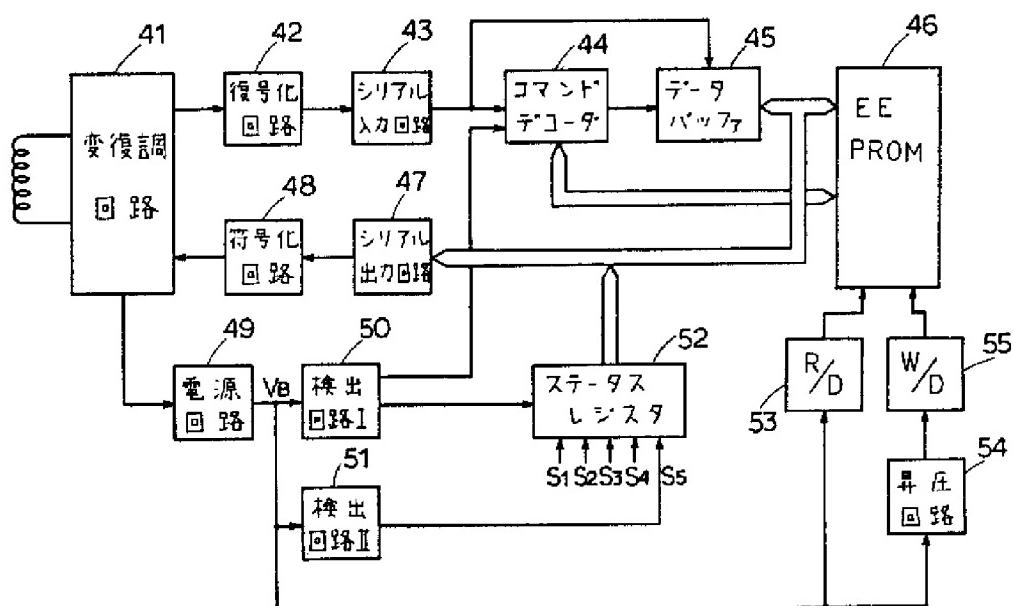
代理人

弁理士 中村茂信



特開昭63-249284 (6)

第3図



第4図

スタートビット	ステータス	アロトコル 分類コード	メモリ 範囲	種類
---------	-------	----------------	-----------	----

第5図

